

بررسی رفتار گذرای فیلتر اکتیو شنت مبتنی بر کنترلر لینک DC نوع PI معمولی و PI بهینه شده با روش اجتماع ذرات به هنگام تغییرات بار غیرخطی

زاهد نصیری^۱، محمد محمدی^۲

^۱ دانشجوی کارشناسی ارشد برق قدرت، دانشگاه آزاد اسلامی واحد سنندج، گروه برق- قدرت، سنندج، ایران
^۲ دانشیار گروه برق، دانشگاه آزاد اسلامی واحد بروجرد، گروه برق - قدرت، بروجرد، ایران

چکیده

تزریق هارمونیک‌های جریان^۱ ناشی از بارهای DC بوسیله کانورترهای الکترونیک قدرت است که به عنوان مهمترین بارهای غیرخطی در شبکه‌های توزیع مطرح می‌باشند، باعث مشکلات جدی در شبکه خواهند شد. بکارگیری فیلترهای پسیو و فعال موازی^۲ از روش‌های معمول جبران‌سازی جریان‌های هارمونیک می‌باشد. این تحقیق بر طراحی و بررسی عملکرد گذرای فیلتر فعال متمرکز است. عملکرد مناسب فیلترهای اکتیو، نیازمند طراحی مناسب کنترلرهای آن است. یکی از زیرسیستم‌های کنترلی در فیلتر اکتیو موازی، کنترل‌کننده ولتاژ لینک DC می‌باشد. در این تحقیق عملکرد گذرای یک فیلتر فعال موازی طراحی شده با کنترلر لینک DC از نوع PI سنتی و PI بهینه شده هنگام تغییرات بار مورد بررسی قرار گرفته است. روش بهینه‌سازی انبوه ذرات^۳ که برای بهینه کردن پارامترهای کنترلی کنترلر PI، یعنی ضرایب Kp و Ki، استفاده می‌شود، با رویکرد دستیابی به تابع هدف کمینه^۴ (انتگرال زمان در مجذور تابع خطا) بکار بسته شده است.

واژه‌های کلیدی: کیفیت توان، هارمونیک، فیلتر اکتیو موازی، کنترل‌کننده PI، روش انبوه ذرات، رفتار گذرا.

¹ Harmonic Currents

² Shunt Active Power Filter (SAPF)

³ Particle Swarm Optimization (PSO)

⁴ Integral Time Squared Error (ITSE)

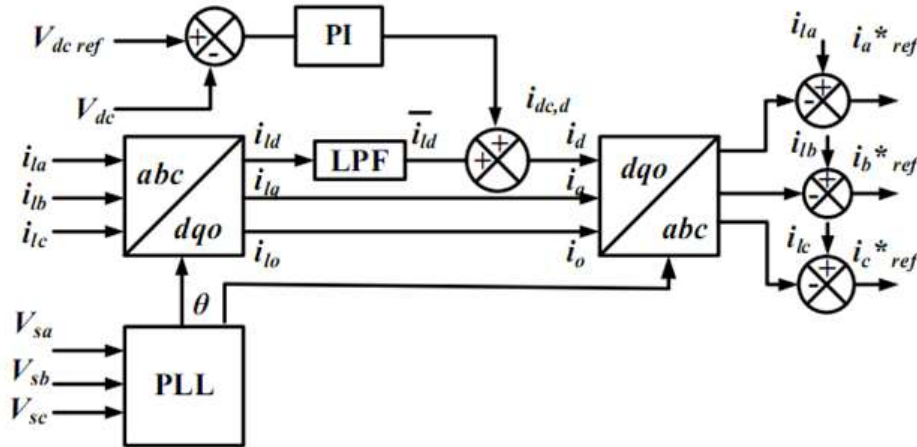
۱- مقدمه

هارمونیک‌ها می‌توانند به اثرات ناخواسته‌ای در سیستم قدرت منجر شوند. از اینرو، روش‌های زیادی مبتنی بر بکارگیری فیلترهای پسیو و نیز فیلترهای اکتیو جهت جبران‌سازی آن بکار رفته است (Vedat M. Karshi, 2003 و J. J. Gu, 2003). فیلترهای فعال براساس الکترونیک قدرت کار می‌کنند و با تزریق جریان هارمونیکی با فاز مخالف، به حذف هارمونیک منجر می‌شود (Mohammad Farhadi Kangarlu, 2013). فیلتر فعال دارای بخش‌های کنترلی مختلف می‌باشد که در این تحقیق عملکرد یک فیلتر فعال بر اساس بکارگیری کنترلر لینک DC نوع PI سنتی و PI بهینه شده با روش الگوریتم انبوه ذرات و رفتار گذرای فیلتر هنگام تغییرات بار هارمونیک‌زا مورد بررسی قرار می‌گیرد.

۲- مواد و روش‌ها

۲-۱ تئوری قاب مرجع سنکرون^۵ برای تولید جریان مرجع

این تئوری موسوم به SRF بر اساس شکل ۱ طرح‌ریزی می‌شود. در این شکل، سیستم استخراج کننده جریان مرجع بر پایه روش قاب مرجع سنکرون نشان داده شده است. کنترل کننده ولتاژ لینک DC از نوع PI می‌باشد. این شکل، نحوه برهمکنش بخش‌های مختلف سیستم کنترلی در ارتباط با یکدیگر را نشان می‌دهد (Changzheng Zhang, 2007).



شکل ۱ اساس روش قاب مرجع سنکرون برای تعیین جریان‌های مرجع

بر این اساس که قرار است هارمونیک‌های جریان بار تأمین شود و نیز اگر قرار است توان راکتیو بار جبران و ضریب قدرت بار هارمونیک‌زا همزمان با جبران‌سازی توان راکتیو، برابر یک شود، بایستی فیلتر فعال موازی، بخش راکتیو و هارمونیکی جریان بار را تأمین نماید تا نیاز نباشد از شبکه سراسری کشیده شود. برای این امر، جهت کنترل فیلتر فعال، بایستی جریان بار از حوزه abc به حوزه dq انتقال داده شود:

$$\begin{bmatrix} i_{1q} \\ i_{1d} \\ i_{1o} \end{bmatrix} = \sqrt{\frac{2}{3}} \begin{bmatrix} \cos(\theta) & \cos(\theta - 2\pi/3) & \cos(\theta + 2\pi/3) \\ \sin(\theta) & \sin(\theta - 2\pi/3) & \sin(\theta + 2\pi/3) \\ 1/\sqrt{2} & 1/\sqrt{2} & 1/\sqrt{2} \end{bmatrix} \begin{bmatrix} i_{1a} \\ i_{1b} \\ i_{1c} \end{bmatrix} \quad (1)$$

که مقدار θ توسط بلوک حلقه قفل فاز^۶ در اختیار قرار می‌گیرد.

^۵ Synchronous Reference Frame Theory (SRF)

^۶ Phase Lock Loop (PLL)

حال می‌توان جریان‌های هارمونیک هر فاز را بصورت زیر استخراج نمود. برای این کار کافی است، مؤلفه اصلی را بیرون بکشیم. آنچه باقی خواهد ماند، بخش هارمونیک جریان هر فاز خواهد بود. لذا از یک فیلتر پایین گذر^۷ با فرکانس برش مؤلفه اصلی یعنی 50Hz برای حذف مؤلفه اصلی جریان، از جریان بار استفاده می‌کنیم تا فقط جریان‌های هارمونیک باقی بمانند و در تولید جریان مرجع استفاده شود. از آنجا که جریان‌های هارمونیک هر سه فاز بار با مؤلفه \hat{i}_{1d} متناظر است، LPF بر سر راه مؤلفه d یعنی \hat{i}_{1d} قرار می‌گیرد. بخش هارمونیک برابر $\bar{\hat{i}}_{1d}$ استخراج می‌شود. بخش تلفات کانورتر یعنی $\hat{i}_{dc,d}$ بایستی به $\bar{\hat{i}}_{1d}$ اضافه شود تا کل جریان‌های مرجع محور d فیلتر را حساب کند و از آنجایی که جریان‌های \hat{i}_{1q} و \hat{i}_{1o} مستقیماً بایستی تأمین شوند، نیازی به قرار دادن فیلتر LPF بر سر راه آنها نیست.

بنابراین، جریان‌های هارمونیک مؤلفه dq_0 مربوط به بار عبارتند از (Shailendra Kumar Jain, 2003):

$$\begin{cases} \hat{i}_d = \bar{\hat{i}}_{1d} + \hat{i}_{dc,d} \\ \hat{i}_q = \hat{i}_{1q} \\ \hat{i}_o = \hat{i}_{1o} \end{cases} \quad (2)$$

در مرحله بعد، این جریان‌ها از حوزه dq_0 به حوزه abc انتقال داده می‌شود، تفاضل جریان‌های تولیدی این مرحله با جریان‌های واقعی، به عنوان سیگنال کلیدزنی به اینورتر داده می‌شود تا در تکنیک کلیدزنی مثلاً "PWM" مورد استفاده قرار گیرد.

۲-۲ کنترلر ولتاژ لینک DC

ولتاژ لینک DC به عنوان ابزاری در جهت بالانس نمودن و متعادل‌سازی شارش توان در سیستم بکار گرفته می‌شود. مهمترین وظیفه فیلتر فعال، تثبیت ولتاژ لینک DC و تولید و تزریق جریان‌های جبران‌ساز مناسب در جهت از بین بردن هارمونیک‌های جریان بار است. در ادامه کنترلر PI به عنوان یک کنترلر خطی در جهت تثبیت ولتاژ لینک DC بکار گرفته می‌شود. ولتاژ واقعی دو سر خازن، با یک مقدار مرجع از پیش تعریف شده‌ای مقایسه شده و مقدار اختلاف آن دو به عنوان سیگنال خطا به یک کنترلر PI داده می‌شود. خروجی این کنترلر به عنوان مؤلفه تلفات توان فیلتر اگر چه ناچیز است، محسوب می‌گردد. ولی اینورتر به منظور تثبیت ولتاژ لینک DC در شارش توان بخش DC، به آن نیازمند است. کنترلر PI در نهایت موجب کاهش ریپل ولتاژ لینک DC و حذف خطای حالت ماندگار می‌شود. خروجی این کنترلر همانطور که در شکل ۲ دیده می‌شود، بخش تلفات کانورتر یعنی $\hat{i}_{dc,d}$ را محاسبه می‌کند که بایستی به بخش هارمونیک جریان بار که توسط فیلتر پایین گذر محاسبه می‌شود، اضافه شده تا کل جریان مرجع محور d فیلتر را حساب کند.

مؤلفه DC تلفات توان بصورت زیر نوشته می‌شود:

$$P_{DC(Loss)} = [V_{DCref} - V_{DC}] \left[K_P + \frac{K_I}{S} \right] \quad (3)$$

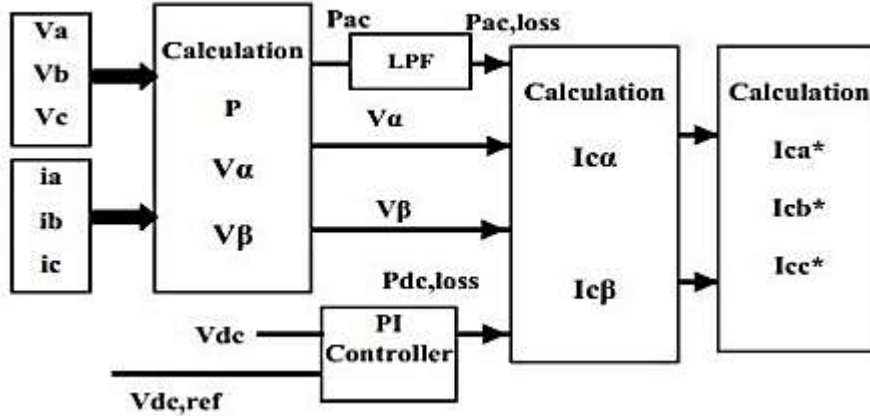
توان حقیقی لحظه ای بصورت مجموع مؤلفه AC و مؤلفه DC توان بصورت زیر تعریف می‌شود:

$$P = \bar{P}_{ac} + P_{DC(Loss)} \quad (4)$$

⁷ Low Pass Filter (LPF)

۲-۳ فرمول تابع هدف

با تنظیم مناسب ضرایب و بهره‌های کنترلر PI، می‌توان ضمن تثبیت ولتاژ لینک خازنی، پارامترهایی نظیر زمان نشست، زمان خیز و میزان اورشوت ولتاژ دو سر خازن را هنگام عملکرد فیلتر شنت بهبود داد. با ارائه یک الگوریتم بهینه‌سازی هوشمند، می‌توان ضرایب بهینه را به نحوی اتخاذ کرد که تابع هدف به مقدار کمینه خود برسد.



شکل ۲ خروجی کنترلر PI جهت تعیین جریان متناسب با تلفات فیلتر

روش بهینه‌سازی PSO به دنبال تعیین مقادیر بهینه دو پارامتر K_p و K_i ، بهره‌های انتگرال‌گیر و تناسبی کنترلر PI است. بنابراین این دو پارامتر مطابق شکل ۳ به عنوان ذرات^۸ مورد استفاده در بهینه‌سازی روش PSO، مورد استفاده قرار می‌گیرند.



شکل ۳ ذرات برای مسئله بهینه‌سازی

هدف از این روش پیشنهادی، کاهش هزینه بوسیله تنظیم بهینه مقدار ضرایب K_p و K_i کنترل‌کننده PI مورد استفاده در SAPF بوده و در معادله (۵) تعریف شده است.

$$J=f(K_p \& K_i) \quad (5)$$

که در آن J تابع هدف را نشان می‌دهد. این تابع هدف انتخاب شده، بصورت زیر تعریف می‌شود:

$$J=\min[\int_0^{\infty} t \epsilon(t)^2 dt] \quad (6)$$

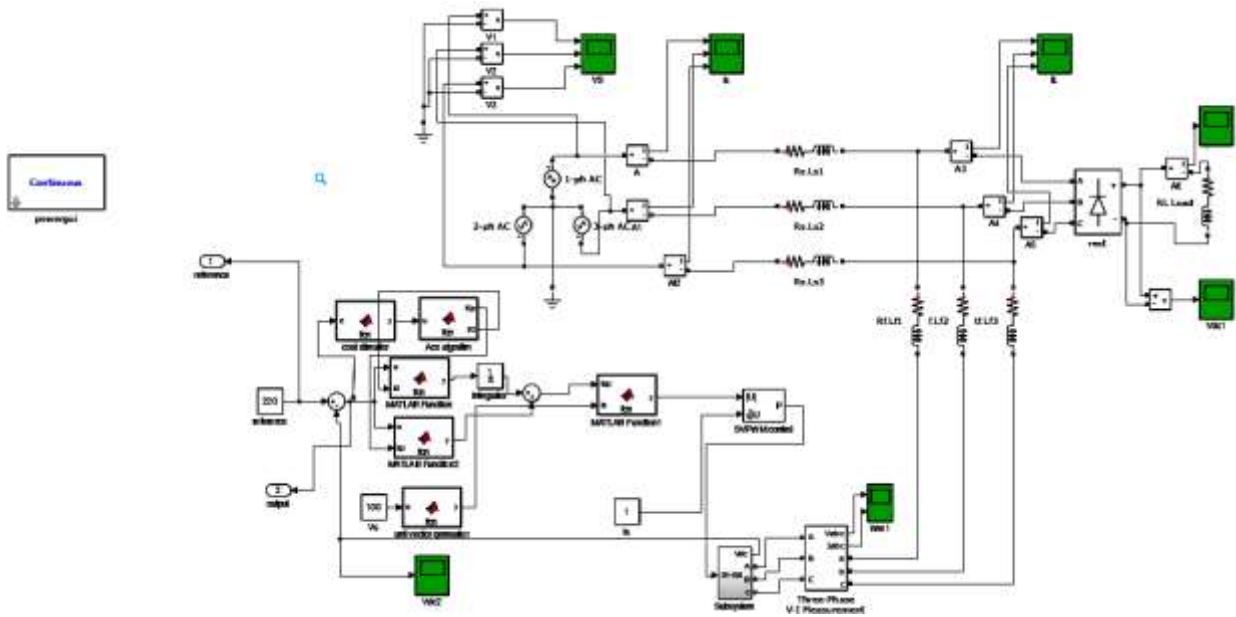
۳- نتایج و بحث

در شکل ۴، پیکربندی کلی سیستم SAPF سه فاز با کنترل‌کننده PI مبتنی بر الگوریتم اجتماع ذرات آمده است. در این شکل، کنترل‌کننده PI قرار داده شده است که ضرایب این کنترل‌کننده توسط الگوریتم اجتماع ذرات تعیین می‌شود. تعیین این ضرایب بصورت آنلاین بوده و در هر مرحله که الگوریتم اجتماع ذرات اجرا می‌شود، یکبار مدل سیمولینک به‌طور کامل شبیه‌سازی شده و سیگنال خطای جدید تولید شده و جهت بهینه‌سازی مجدد، به الگوریتم اجتماع ذرات داده می‌شود و بهینه‌سازی ادامه پیدا کرده تا مقدار ولتاژ dc خروجی به مقدار ولتاژ مرجع تعیین شده (۲۲۰ ولت) برسد. مطابق شکل ۵، سیستم کنترلری، ۸ تا ورودی دارد که شامل V_{dc} است. V_{dc} مرجع نیز بوسیله خود ما تولید می‌شود و مقدار ثابت آن ۲۲۰ ولت است. V_{sa} ، V_{sb} و V_{sc} ولتاژهای سه فاز منبع هستند که در حالت واقعی بوسیله ترانس‌های ولتاژ و سنسورهای اثرهال اندازه‌گیری می‌شوند. ولی

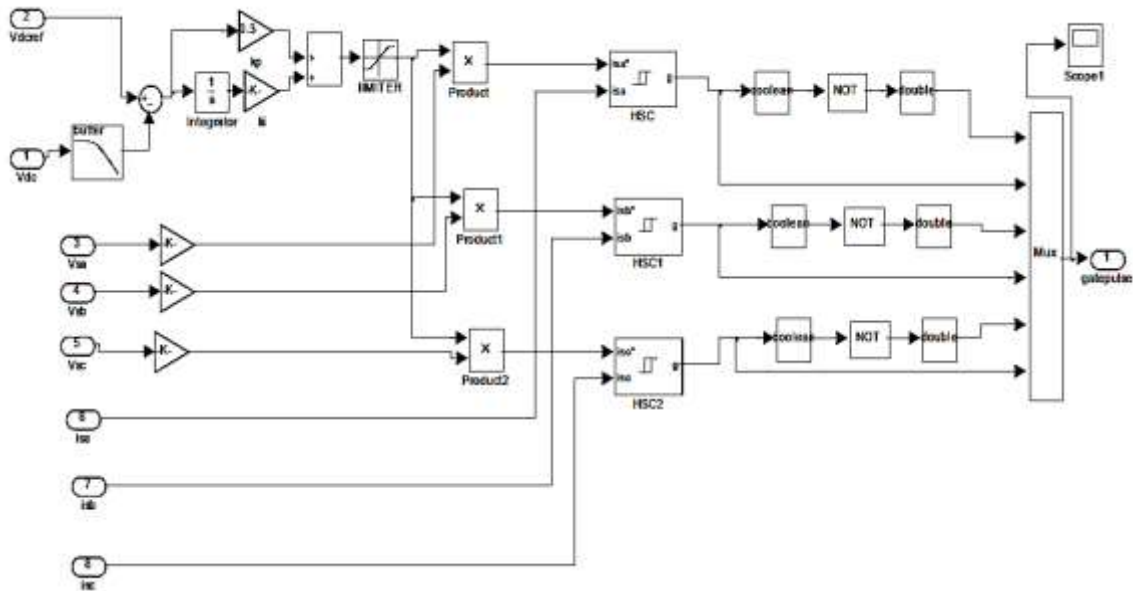
⁸ Particles

در سیمولینک بوسیله بلوک‌های موجود، ولتاژهای سه فاز را تولید کرده و یا بوسیله سیم، از دستگاه‌های اندازه‌گیری به ورودی کنترلر انتقال می‌دهیم. I_{sc} و I_{sb} ، I_{sa} جریان‌های سه فاز منبع هستند که در حالت واقعی بوسیله ترانس‌های جریان و سنسورهای اثرهال اندازه‌گیری می‌شوند.

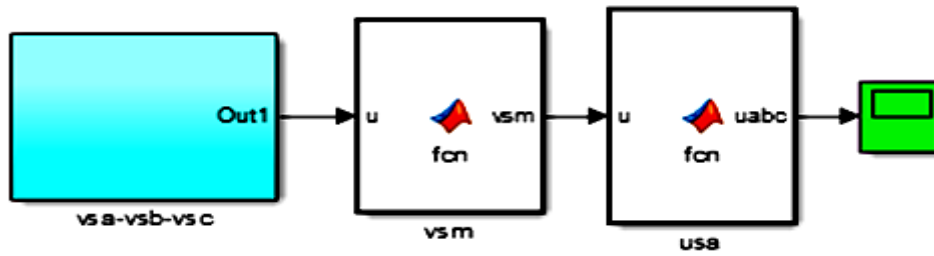
ولی در سیمولینک می‌توانیم بوسیله بلوک‌های موجود، جریان‌های سه فاز را تولید کنیم یا بوسیله سیم از دستگاه‌های اندازه‌گیری به ورودی کنترلر انتقال دهیم. متلب فانکشن‌های تولید بردار ولتاژها بصورت شکل ۶ می‌باشند.



شکل ۴ پیکربندی کلی سیستم SAPF سه فاز

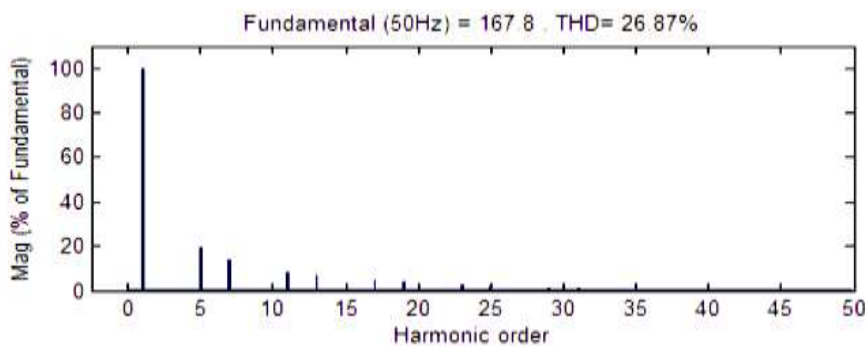


شکل ۵ زیرسیستم بخش کنترلی



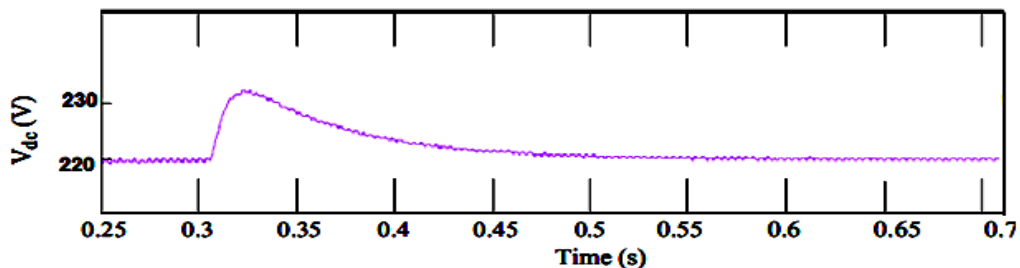
شکل ۶ متلب فانکشن‌های تولید بردار ولتاژها

مطابق شکل ۷، مجموع اعوجاج هارمونیکی^۹ قبل از اتصال SAPF به نقطه اتصال مشترک^{۱۰}، ۲۶/۸۷ درصد است.



شکل ۷ مجموع اعوجاج هارمونیکی قبل از اتصال SAPF

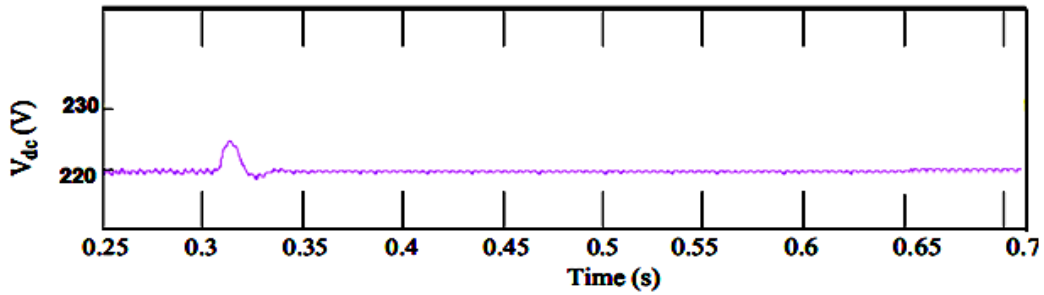
به منظور انجام تجزیه و تحلیل پاسخ گذرا، مقاومت بار از 6.7Ω به 10Ω در $t=300 \text{ ms}$ افزایش یافته است. ولتاژ لینک dc مربوط به فاز a کنترل‌کننده PI معمولی و کنترل‌کننده PSO-PI پیشنهادی بررسی و نتایج پاسخ ولتاژ DC در طول تغییر بار برای کنترل‌کننده‌های PI معمولی و PSO-PI در شکل ۸ نشان داده شده است. همچنین به منظور بررسی پاسخ دینامیکی برای کاهش بار، مقدار R_L را از 6.7Ω به 3.4Ω در $t=300 \text{ ms}$ تغییر می‌دهیم. پاسخ ولتاژ DC در طول تغییر بار برای کنترل‌کننده PI معمولی و PSO-PI، در شکل ۹ نشان داده شده است.



(الف) نتیجه کنترلر PI معمولی

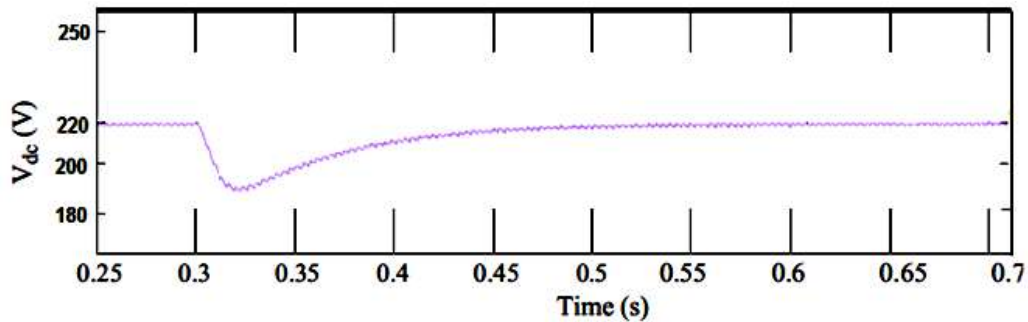
^۹ Total Harmonic Distortion (THD)

^{۱۰} Point of Common Coupling (PCC)

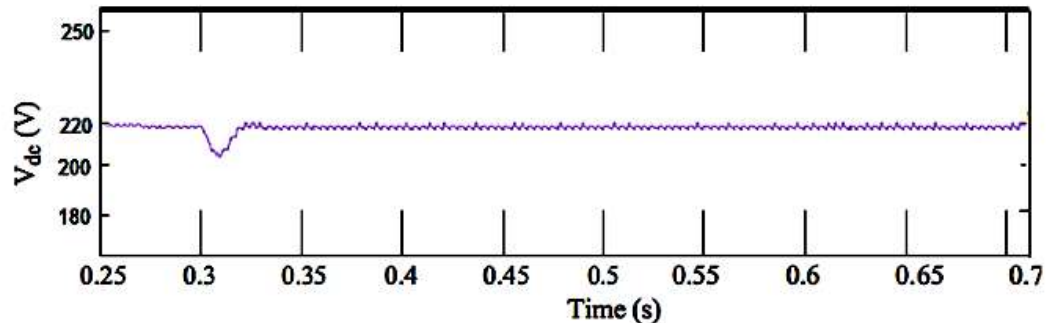


(ب) نتیجه کنترلر PSO-PI

شکل ۸ ولتاژ لینک DC به هنگام افزایش بار R_L (۶.۷ Ω به ۱۰)



(الف) نتیجه کنترلر PI معمولی



(ب) نتیجه کنترلر PSO-PI

شکل ۹ ولتاژ لینک DC به هنگام کاهش بار R_L (۶.۷ Ω به ۳.۴)

در ادامه، مقایسه تجزیه و تحلیل گذرا برای کنترل‌کننده‌های مختلف در جدول (۱) نشان داده شده است. در کنترلر PI معمولی، شیب V_{dc} بزرگتر دیده می‌شود و تعداد سیکل‌های بیشتری برای نشست آن طی می‌شود. درصد THD در مقدار نامی جریان منبع در عرض ۳-۴ سیکل می‌باشد. در کنترلرهای PSO-PI، جریان منبع در یک سیکل سینوسی می‌شود. کنترلر PSO-PI پیشنهادی نشان می‌دهد به ترتیب بیش از ۹ و ۰.۲۵ برابر در کاهش زمان نشست برای افزایش بار و کاهش بیش از ۱۳.۵ و ۰.۷۳ در زمان نشست برای کاهش بار به ترتیب در مقایسه با کنترلر PI معمولی و BF-PI مقاله مرجع است. همچنین قابل توجه اینکه، از جدول ۱، رویکرد PSO پیشنهادی نشان از کاهش بهتر در درصد فراجش در ولتاژ DC خازن نسبت به طراحی‌های معمولی است. روش PSO پیشنهادی، کاهش سریع در زمان نشست را ارائه می‌دهد. در جدول ۱ نتایج روش بهینه

سازی الگوریتم BFO بر اساس نتایج مقاله مرجع^{۱۱} (Mohammad Farhadi Kangarlu, 2013) نیز جهت مقایسه لحاظ شده است.

جدول ۱ تجزیه و تحلیل مقایسه ای گذرا SAPF برای کنترلر PI معمولی، BF-PI و PSO-PI.

مورد	زمان نشست (ms)			درصد فراجش دولتاژ خازن DC			ITSE		
	PI معمولی	BF_PI	PSO_PI	PI معمولی	BF_PI	PSO_PI	PI معمولی	BF_PI	PSO_PI
افزایش بار	۲۸۰	۳۵	۲۸	۵.۶	۲.۱۲	۲.۱۵	۳.۵۲۷	۰.۰۵۰	۰.۰۵۲
کاهش بار	۲۹۰	۳۸	۲۲	۱۵.۱۶	۴.۲۴	۴.۴۳	۱۷.۱	۰.۲۳۵	۰.۲۶۶

۴- نتیجه گیری کلی

در این تحقیق به منظور انجام تجزیه و تحلیل پاسخ گذرای فیلتر فعال مبتنی بر بکارگیری کنترلر لینک DC نوع PI سنتی و بهینه شده با روش PSO، دو سناریوی کاهش بار و دیگری افزایش بار بررسی و در هر دو حالت مشاهده می شود، زمان نشست، درصد فراجش ولتاژ لینک DC و همچنین شاخص انتگرال زمان در مجذور تابع خطا در قیاس با کنترلر BF_PI و PI معمولی کاهش یافته است. در مورد زمان نشست، نتایج PSO_PI خیلی بهتر از نتایج BF_PI است ولی در مورد میزان درصد فراجش و شاخص ITSE، نتایج PSO_PI با نتایج BF_PI تقریباً مشابه می باشد ولی موفقیت روش پیشنهادی در قیاس با روش PI معمولی و BF_PI نشان از موفقیت و برتری روش پیشنهادی است. همچنین در مطالعه دیگری تاثیر تغییر پارامترهای فیلتر بر عملکرد فیلتر و شاخص های زمان نشست و میزان THD بررسی و نشان داده شده است که کنترلر PSO_PI عملکرد کاملاً" بهتری به تغییرات پارامتر فیلتر نسبت به کنترل کننده PI معمولی دارد.

۵- مراجع

1. Changzheng Zhang, Qiaofu Chen, Youbin Zhao, Dayi Li, and YaliXion , ANovel Active Power Filter for High-Voltage Power Distribution Systems Application-IEEE Transactions on Power Delivery, vol. 22, pp.911-914, April- 2007.
2. J. J. Gu, D. G. Xu, Active power filters technology and its development, Electric Machines And Control, vol. 7, no.2, pp. 126-132, 2003.
3. Mohammad Farhadi Kangarlu, IEEE, and Ebrahim Babaei, A Generalized Cascaded Multilevel Inverter Using Series Connection of Submultilevel Inverters IEEE Transactions on Power Electronics, vol.28, pp.625-630, Feb-2013.
4. Shailendra Kumar Jain & Pramod Agarwal, Design Simulation and Experimental Investigations, on a Shunt Active Power Filter for Harmonics, and Reactive Power Compensation, Electric Power Components and Systems, pp.671-692, June-2003.
5. Vedat M. Karslı, Mehmet Tümay and Berrin Süslüoğlu, An evaluation of time domain techniques for compensating currents of shunt active power filters, International Conference on Electrical and Electronics Engineering Bursa, Turkey, Dec. 2003

¹¹ BF_PI